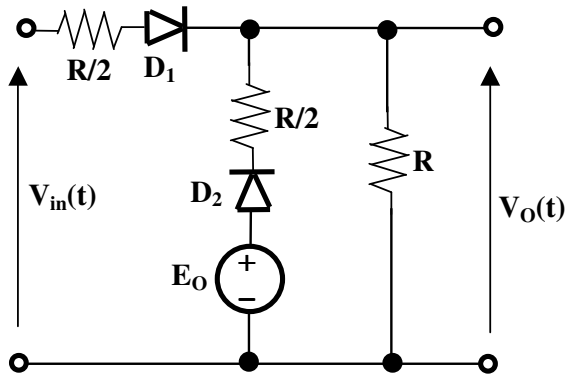


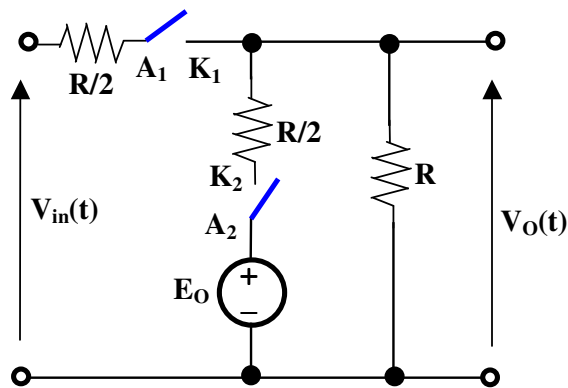
**ESERCIZIO 1:** La tensione  $v_{IN}(t)$  in ingresso al circuito in figura 1 è costituita da un'onda triangolare periodica con valore di picco  $V_P=24V$ , offset  $12V$  e frequenza  $1\text{ KHz}$ . Sapendo che  $E_O = 12V$ , si tracci l'andamento temporale della tensione d'uscita  $v_O(t)$  e la transcaratteristica  $v_O = f(V_{in})$  indicando, inoltre, per ciascuno dei suoi tratti, la condizione di funzionamento dei diodi, supposti ideali.

Si tratta di un circuito con due diodi  $D_1$  e  $D_2$ , supposti **ideali**, alimentato da un segnale in **tensione** a



(figura - 1)

forma d'onda triangolare unidirezionale con un valore medio  $V_M = \text{offset} = V_P/2 = 12\text{ V}$ . Per i due diodi verrà utilizzato il **modello lineare a tratti** fra loro **perpendicolari** intersecantesi nell'origine degli assi delle coordinate  $V_{AK}, I_D$ . In sostanza si considera **nulla** sia la **tensione di soglia  $V_\gamma$** , sia la **tensione di conduzione  $V_{DON}$**  dei due diodi  $D_1$  e  $D_2$ . Una delle strategie iniziali di analisi del circuito è quella di ritenere, contemporaneamente, i due diodi **interdetti** e verificare se la **rete circuitale** che ne deriva **sia elettricamente compatibile** e **coerente** con i valori che nel tempo assume il **segnale di ingresso**. L'ipotesi relativa ai diodi  $D_1$  e  $D_2$  entrambi interdetti conduce a **verificare**, per ispezione diretta, la **validità elettrica** o meno della **rete** di seguito riportata come figura 1a, in cui i due diodi sono **modellati** con due **interruttori aperti** e si considera inizialmente  $V_{IN}(t) = 0$ .



(figura - 1a)

$D_2$  con un **corto circuito**. La tensione di uscita  $v_O(t)$  è determinata dalla **ripartizione della tensione** del **generatore indipendente  $E_O$**  operata dal partitore resistivo costituito dalle due resistenze  $R/2$  ed  $R$ ; si ottiene la relazione di seguito riportata:

$$v_O(t) = \frac{R \cdot E_O}{R + (R/2)} = \frac{R \cdot E_O}{(3R/2)} = \frac{2}{3} E_O = 8V$$

In conclusione si osserva che fino a che la tensione di ingresso non raggiunge il valore di  $V_{IN} = 2 \cdot E_O/3 = 8V$  il diodo  $D_1$  è interdetto e  $D_2$  conduce.

Quando  $V_{IN} = 2 \cdot E_O/3 = 8V$ , il diodo  $D_1$  si porta nello stato di conduzione in quanto risulta  $V_{A1} = V_{IN} = 8V$  e  $V_{K1} = V_O = 8V$ . Poiché  $V_{AK1}$  È **NON negativa**,  $D_1$  si porta anch'esso in **conduzione**; tale stato è garantito dall'aumentare del segnale di ingresso  $V_{IN}$ . In tali ipotesi, per ispezione diretta della rete di figura 1c, si evince che:

Per i due diodi verrà utilizzato il **modello lineare a tratti** fra loro **perpendicolari** intersecantesi nell'origine degli assi delle coordinate  $V_{AK}, I_D$ . In sostanza si considera **nulla** sia la **tensione di soglia  $V_\gamma$** , sia la **tensione di conduzione  $V_{DON}$**  dei due diodi  $D_1$  e  $D_2$ .

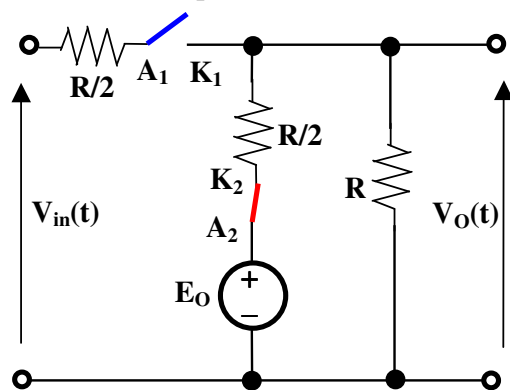
Una delle strategie iniziali di analisi del circuito è quella di ritenere, contemporaneamente, i due diodi **interdetti** e verificare se la **rete circuitale** che ne deriva **sia elettricamente compatibile** e

In tali ipotesi, per ispezione diretta della rete, si evince che:  $V_{A2} = E_O$ ;  $V_{K2} = 0$ , cioè  $V_{AK2} > 0$  e questo costituisce una stridente **contraddizione** con l'aver supposto  $D_2$  **interdetto**.

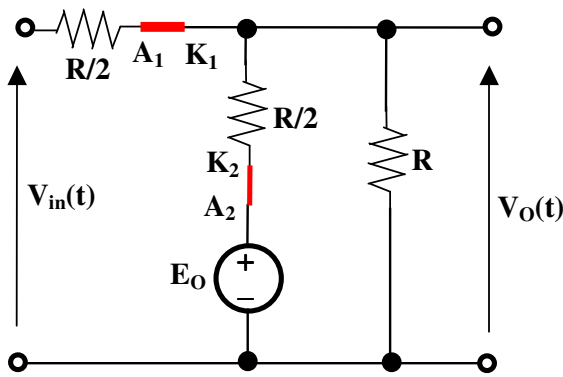
Dunque, per  $V_{IN}(t) = 0$  il diodo  $D_1$  è interdetto, cioè è **OFF**, mentre  $D_2$  conduce, cioè è **ON**. Ne consegue che:

$$\forall t : 0 \leq v_{in}(t) < \frac{2}{3} E_O = 8V$$

$D_1$  è **OFF** mentre  $D_2$  è **ON**. Il circuito che deve essere esaminato è quella mostrata in figura 1b in cui  $D_1$  è **modellato** con un **circuito aperto** e



(figura - 1b)



(figura - 1c)

$$\forall t : \frac{2}{3}E_o \leq v_{in}(t) < \frac{3}{2}E_o = 18V$$

$D_1$  è ON e pure  $D_2$  è ON. Il circuito che deve essere esaminato è quella mostrata in figura 1c in cui  $D_1$  e  $D_2$  sono entrambi **modellizzati** con un **corto circuito**. Si tratta di una rete classica a **due nodi** la cui **tensione comune di nodo**  $v_o(t)$  è determinabile con il noto **principio dei "potenziali di nodo"** che nel contesto è dato come **principio di Millman**. Si ricava poi, per la tensione comune a tutti i lati posti fra loro in

**parallelo**, con riferimento alla rete di figura 1c, la relazione seguente:

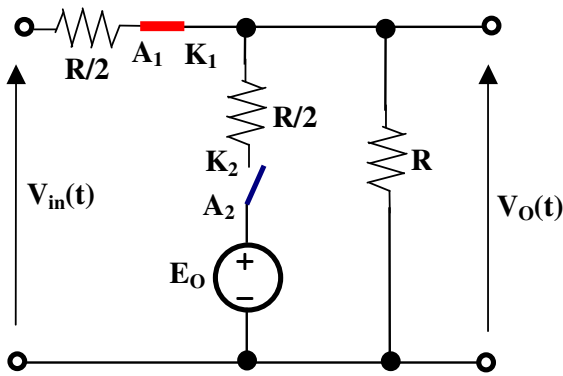
$$v_o(t) = \frac{\frac{v_{in}(t)}{R/2} + \frac{E_o}{R/2}}{\frac{2}{R} + \frac{2}{R} + \frac{1}{R}} = \frac{2}{R} \cdot \frac{[v_{in}(t) + E_o]}{(5/R)} = \frac{2}{R} \cdot \frac{R}{5} \cdot [v_{in}(t) + E_o] =$$

$$= \frac{2}{5}v_{in}(t) + \frac{2}{5}E_o$$

Il legame ottenuto caratterizza una retta con coefficiente angolare  $m = \tan \alpha = 2/5$ . Osserviamo che per  $v_{IN}(t) = 8V$  viene riconfermato il valore  $v_o = (2E_o/3) = 8V$ . Pertanto, la tensione di uscita risulta una **funzione continua** e tale sarà anche la **transcaratteristica**  $v_o = f(V_{IN})$ .

Resta ora da chiedersi fino a **quali valori del segnale d'ingresso**  $v_{IN}(t)$  la **rete** di figura 1c resta elettricamente compatibile con le ipotesi fatte.

Il diodo  $D_1$ , all'aumentare di  $v_{IN}(t)$  resterà sicuramente in conduzione mentre il diodo  $D_2$  si interdirà allorché il potenziale del catodo  $K_2$  tenderà a superare quello dell'anodo  $A_2$ . La rete di figura 1d, in



(figura - 1d)

cui  $D_2$  viene modellato con un **circuito aperto**, mostra chiaramente che l'interdizione di  $D_2$  inizia e si mantiene quando il **segnale di ingresso**  $v_{IN}$  ha **raggiunto e superato** il valore necessario a far sì che la tensione del catodo  $V_{K2}$  uguagli e superi la tensione dell'anodo  $V_{A2} = E_o$ . Ciò si verifica per il **particolare valore**  $v_{IN}^*(t)$  della **tensione d'ingresso** per cui risulta soddisfatta la relazione seguente:

$$v_o(t) = E_o = \frac{2}{5}v_{in}^*(t) + \frac{2}{5}E_o$$

da cui si ricava la scrittura di seguito riportata:

$$E_o - \frac{2}{5}E_o = \frac{2}{5}v_{in}^*(t) \Rightarrow \frac{3}{5}E_o = \frac{2}{5}v_{in}^*(t) \Rightarrow v_{in}^*(t) = \frac{3}{2}E_o = 18V$$

Quanto premesso, l'ispezione diretta della rete di figura 2d consente di esplicitare che:

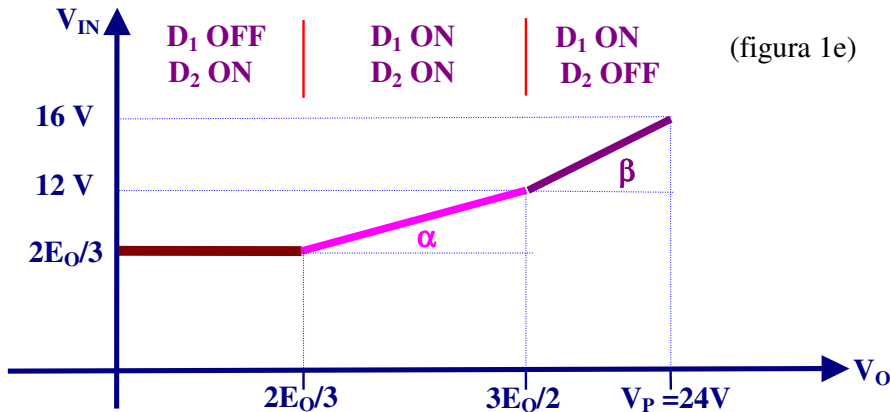
$$\forall t : \frac{3}{2}E_o \leq v_{in}(t) \leq V_P \text{ con } V_P = 24V \Rightarrow D_1 \text{ è ON mentre } D_2 \text{ è OFF}$$

Dal circuito mostrata in figura 1d, in cui  $D_1$  è ancora **modellato** con un **corto circuito** mentre  $D_2$ , come già detto, viene ora **modellato** da un **circuito aperto**, si evince che la tensione di uscita è data dalla ripartizione della tensione  $v_{IN}(t)$  di ingresso fra le due resistenze  $R/2$  ed  $R$ ; si ottiene, pertanto,

la relazione di seguito riportata:

$$v_o(t) = \frac{R}{R + (R/2)} \cdot v_{in}(t) = \frac{R}{(3R/2)} \cdot v_{in}(t) = \frac{2}{3} v_{in}(t)$$

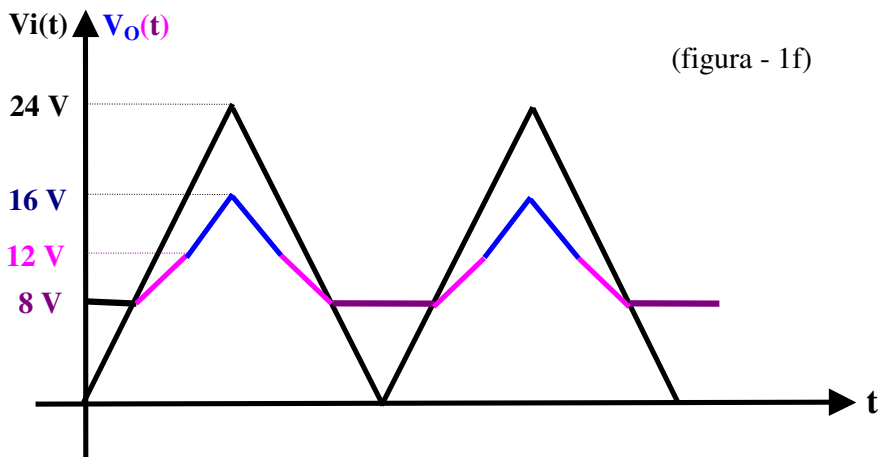
Il legame ottenuto caratterizza una retta con coefficiente angolare  $m = \tan \beta = 2/3$ . Osserviamo che per  $v_{IN}(t) = (3 \cdot E_O)/2 = 18V$  viene riconfermato il valore  $v_O = (2/3) \cdot (3E_O/2) = E_O = 12V$ . Pertanto, la tensione di uscita risulta una **funzione continua** e tale sarà anche la **transcaratteristica**  $v_O = f(V_{IN})$ .



(figura 1e)

La **transcaratteristica**  $v_O = f(V_{IN})$  è mostrata in figura 1e nella quale sono evidenziati per ciascuno dei **tratti** della **spezzata**, che definisce la **curva** in oggetto, lo **stato di conduzione dei diodi**, e la **pendenza** di ciascun tratto.

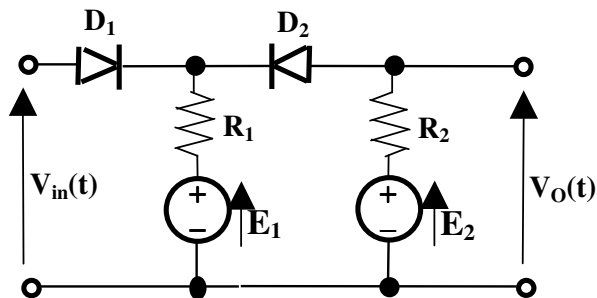
Nella figura 1f, invece, sono evidenziati i due andamenti temporali del **segnale d'ingresso**  $V_i(t)$  e del **segnale di uscita**  $V_O(t)$ . La forma d'onda **triangolare** allo ingresso subisce sia una **deformazione** sia un'attenuazione frutto dei tratti con pendenza diversa fra loro nonché di valore diverso da un angolo di  $45^\circ$ .



(figura - 1f)

**ESERCIZIO 2:** La tensione  $v_{IN}(t)$  in ingresso al circuito in figura 2 è un'onda triangolare periodica con valore di picco  $V_P = 150V$ , offset  $75V$  e frequenza  $1KHz$ . Sapendo che  $E_1 = 25V$ ,  $E_2 = 100V$ ,  $R_1 = 100K\Omega$ ,  $R_2 = 200K\Omega$  si determini la **transcaratteristica**  $V_O = f(V_{IN})$  indicando, per ciascuno intervallo, la **condizione di funzionamento dei diodi** supposti ideali e si tracci il **grafico accurato della tensione**  $v_O(t)$ .

Si tratta di un circuito con due diodi  $D_1$  e  $D_2$ , supposti **ideali**, alimentato da un segnale in tensione a

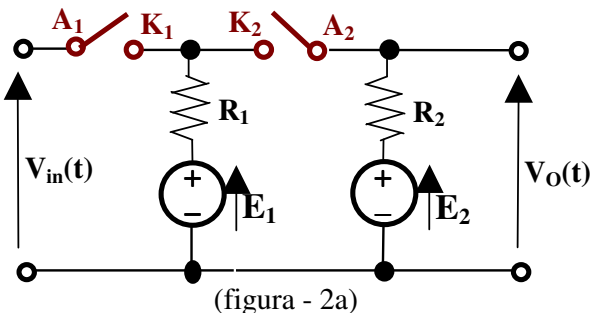


(figura - 2)

forma d'onda triangolare unidirezionale con un valore medio  $V_M = \text{offset} = V_P/2 = 75V$ . Per i due diodi verrà utilizzato il **modello lineare a tratti** fra loro **perpendicolari** ed intersecantesi nell'origine degli assi delle coordinate  $V_{AK}$ ,  $I_D$ . In sostanza si considera nulla sia la **tensione di soglia**  $V_\gamma$ , sia la **tensione di conduzione**  $V_{DON}$  dei due diodi  $D_1$  e  $D_2$ .

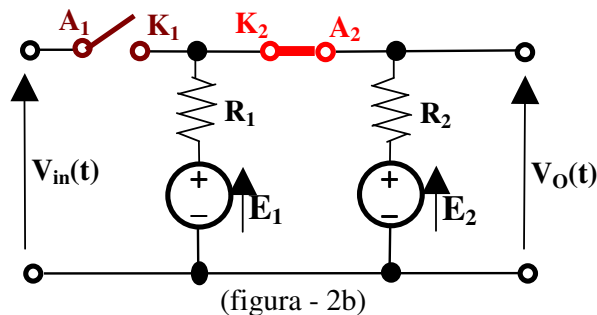
Una delle strategie iniziali di analisi del circuito è quella di ritenere, contemporaneamente, i due

diodi  $D_1$  e  $D_2$  **interdetti** e verificare se la rete circuitale che ne deriva è **elettricamente compatibile** e **coerente** con i valori che nel tempo assume il **segnale di ingresso**. L'ipotesi relativa ai diodi  $D_1$  e  $D_2$  entrambi interdetti conduce a **verificare**, per ispezione diretta, la **validità elettrica** o meno della **rete** di seguito riportata come figura 2a, in cui i due diodi sono **modellati** da due **interruttori aperti** e si considera inizialmente  $V_{IN}(t) = 0$ . In tale contesto si deduce che:



- ◆  $V_{A1} = V_{in} = 0V$ , mentre  $V_{K1} = E_1 = 25V$ , per cui risulta  $V_{AK1} = V_{A1} - V_{K1} = -25V$ , ovvero si conferma che  $D_1$  è **interdetto** cioè **OFF**;
- ◆  $V_{K2} = V_{K1} = 25V$ , mentre  $V_{A2} = E_2 = 100V$ , per cui risulta  $V_{AK2} = V_{A2} - V_{K2} = 75V > 0$ , il che, **contraddicendo** l'ipotesi che il diodo  $D_2$  sia interdetti, sancisce in realtà che  $D_2$  si trova in **conduzione**, cioè **ON**.

Il circuito da esaminare è mostrato in figura 2b, in cui il **diodo  $D_1$**  viene **modellato** da un **circuito aperto**, ed il **diodo  $D_2$**  è **modellato** da un **corto circuito**. La tensione di uscita  $v_o(t)$  resta determinata dall'applicazione alla rete **binodale** del noto **principio di Millman** che consente di relazionare così come segue:



$$v_o(t) = \frac{(E_1/R_1) + (E_2/R_2)}{(1/R_1) + (1/R_2)}, \text{ ovvero:}$$

$$v_o(t) = \frac{E_1 R_2 + E_2 R_1}{(R_1 + R_2)}$$

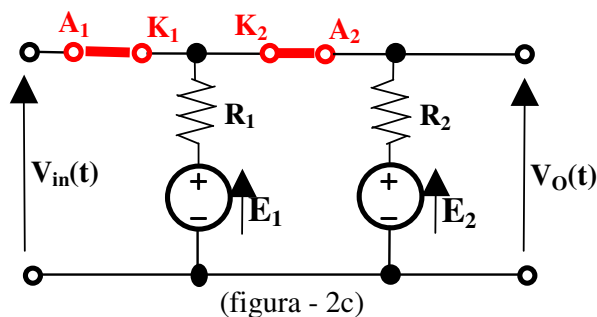
Sostituendo i dati forniti dalla traccia ed effettuati i relativi calcoli si giunge alle seguenti scritte:

$$v_o(t) = \frac{E_1 R_2 + E_2 R_1}{(R_1 + R_2)} = \frac{25 \cdot 200 + 100 \cdot 100}{(100 + 200)} = \frac{100 \cdot (25 \cdot 2 + 100)}{300} = \frac{150}{3} = 50V$$

Dalla rete di figura 2b, per ispezione diretta, si evince che  $V_{K1} = V_{K2} = V_{A2} = v_o(t)$ ; pertanto il **diodo  $D_1$**  è **OFF** ed il **diodo  $D_2$**  è **ON** finché il **segnale di ingresso** non raggiunge il valore  $v_{in}(t) = 50V$ ; si conclude, pertanto che:

$$\forall t: 0 \leq v_{in}(t) \leq 50V \Rightarrow D_1 \text{ è OFF, } D_2 \text{ è ON} \Rightarrow v_o(t) = 50V$$

Quando il segnale d'ingresso  $v_{in}(t)$  supera il valore di **50V** anche il **diodo  $D_1$**  si porta in conduzione:



la rete da esaminare è mostrata in figura 2c, in cui anche il **diodo  $D_1$**  viene **modellato** con un **corto circuito**. Per ispezione diretta si evince che la **tensione d'uscita  $v_o(t)$**  costituisce la **trasparenza** della **tensione d'ingresso  $v_{in}(t)$** , di rimando vale la relazione che di seguito si riporta:

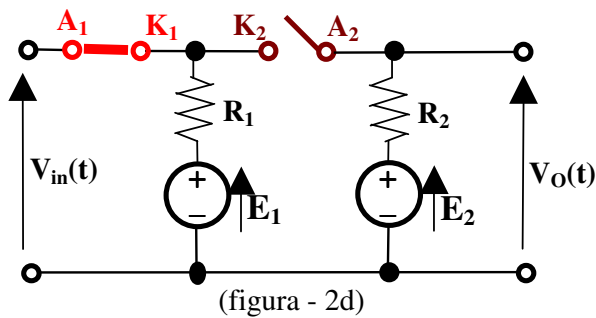
$$v_o(t) = v_{in}(t)$$

Al crescere di  $v_{in}(t)$  la situazione **non cambia**

finché la **tensione di ingresso**, che coincide con la tensione  $V_{K2}$  del catodo del diodo  $D_2$ , non riesce a superare il valore  $E_2 = 100V$ , valore che porta il diodo  $D_2$  all'**interdizione**. Si conclude, così, che:

$$\forall t: 50 \leq v_{in}(t) \leq (E_2 = 100V) \Rightarrow D_1 \text{ è ON, } D_2 \text{ è ON} \Rightarrow v_o(t) = v_{in}(t)$$

Quando la tensione di ingresso  $v_{in}(t)$  **supera** il valore della **tensione** del generatore  $E_2$  il **diodo  $D_2$**  si porta in interdizione e la rete da esaminare è mostrata in figura 2d in cui il diodo  $D_2$  viene modellato



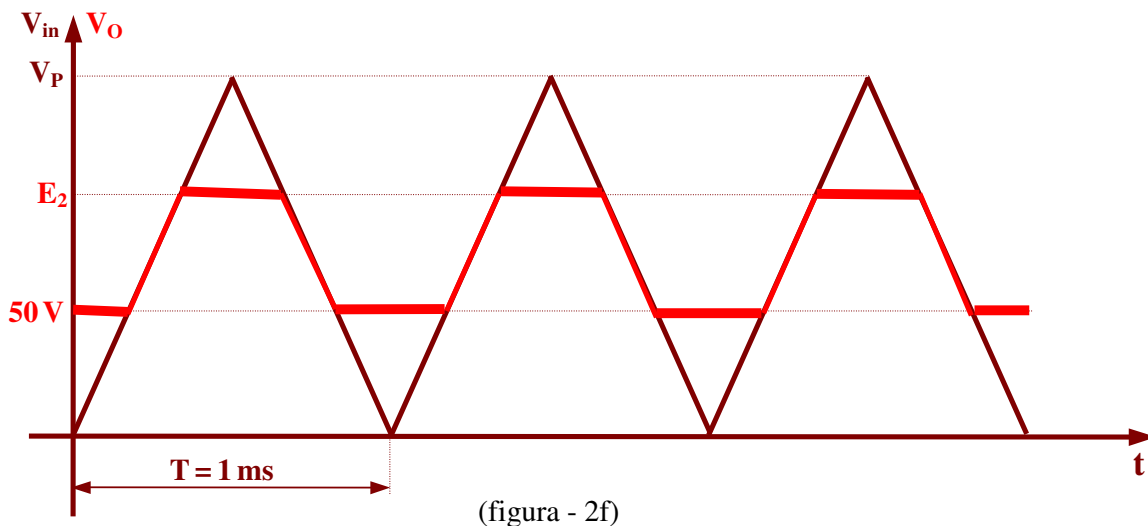
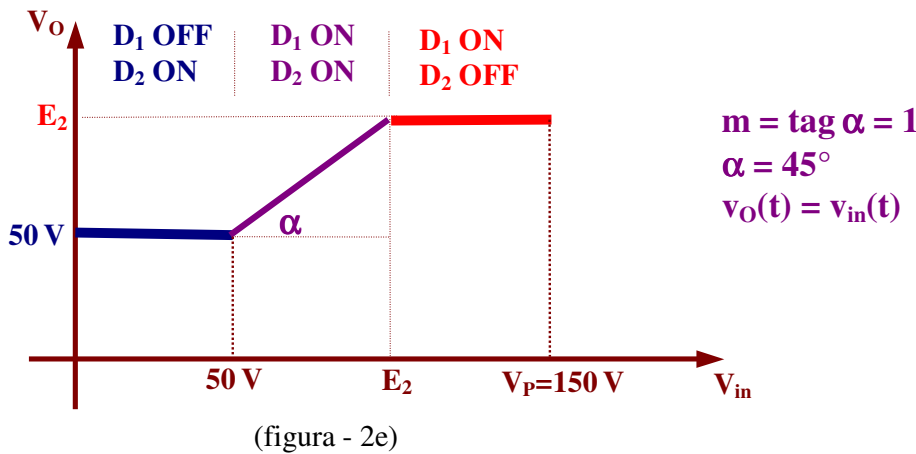
con un **circuito aperto**. Per *ispezione diretta* si evince che l'apertura del diodo **D<sub>2</sub>** fa sì che la tensione di **uscita**  $v_o(t)$  coincida col valore della **tensione** del generatore **E<sub>2</sub>**; si perviene, pertanto, alla relazione di seguito esplicitata:

$$\forall t: (E_2 = 100V) \leq v_{in}(t) \leq 150V$$

$$D_1 \text{ è ON, } D_2 \text{ è OFF} \Rightarrow v_o(t) = E_2$$

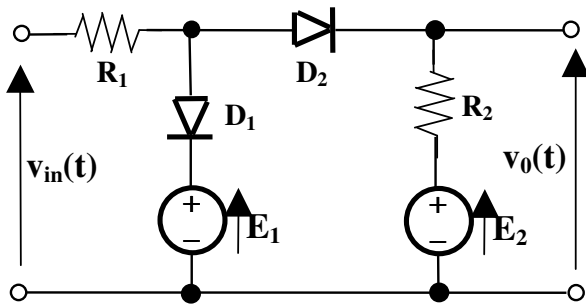
La transcaratteristica, con evidenziate le varie condizioni di **conduzione** dei diodi **D<sub>1</sub>** e **D<sub>2</sub>**, è

mostrata in figura 2e. Nella figura 2f vengono evidenziate le **forme d'onda** sia della **tensione di ingresso**  $v_{in}(t)$ , sia della **tensione di uscita**  $v_o(t)$ . Si evince che il circuito in esame costituisce un **limitatore a doppio livello**, con **livello inferiore**  $L_F = 50 \text{ V}$  e **livello superiore** pari a  $L_S = 100 \text{ V}$ .



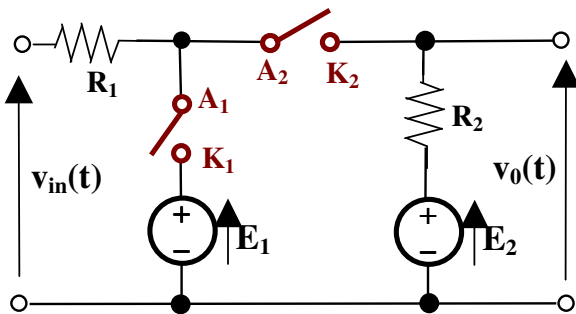
**ESERCIZIO 3:** La tensione  $v_{IN}(t)$  in ingresso al circuito in figura 3 è un'onda triangolare periodica con valore di picco  $V_P = 150 \text{ V}$ , offset  $75 \text{ V}$  e frequenza  $1 \text{ KHz}$ . Sapendo che  $E_2 = 25 \text{ V}$ ,  $E_1 = 100 \text{ V}$ ,  $R_1 = 100 \text{ K}\Omega$ ,  $R_2 = 200 \text{ K}\Omega$  si vuole determinare la transcaratteristica  $V_O = f(V_{IN})$ , indicando, per ciascuno intervallo, la condizione di funzionamento dei diodi supposti ideali e si tracci il grafico accurato della tensione  $v_o(t)$ .

Si tratta di un circuito con due diodi **D<sub>1</sub>** e **D<sub>2</sub>**, supposti **ideali**, alimentato da un segnale in tensione a forma d'onda triangolare **unidirezionale** con un **valore medio**  $V_M = \text{offset} = V_P/2 = 75 \text{ V}$ . Per i due



(figura - 3)

circuitale che ne deriva è **elettricamente compatibile** e **coerente** con i valori che nel tempo assume il segnale d'ingresso. L'ipotesi relativa ai diodi **D<sub>1</sub>** e **D<sub>2</sub>** entrambi interdetti conduce a verificare, per



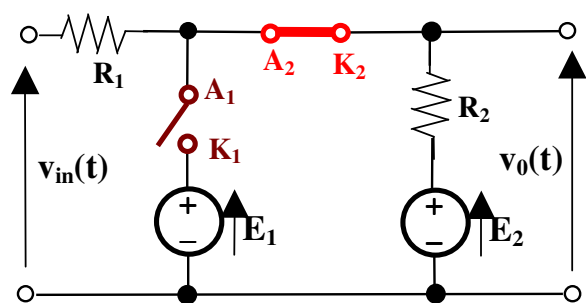
(figura - 3a)

che, **conferma** l'ipotesi che anche il **diodo D<sub>2</sub>** sia **interdetto**, cioè **OFF**.

Il **diodo D<sub>2</sub>** **uscirà** dallo stato di **interdizione** ed **entrerà** in **conduzione** allorché il potenziale del suo **anodo** raggiungerà il valore della **tensione fornita dal generatore E<sub>2</sub> = 25 V**. Conseguo la seguente posizione:

$$\forall t: 0 \leq v_{in}(t) \leq (E_2 = 25V) \quad D_1 \text{ è OFF, } D_2 \text{ è OFF} \Rightarrow v_o(t) = E_2 = 25 V$$

All'aumentare del segnale d'ingresso **v<sub>in</sub>(t)**, per tensioni **superiori** a **E<sub>2</sub> = 25 V**, il **diodo D<sub>2</sub>** si porta nello stato di **conduzione**, mentre il **diodo D<sub>1</sub>** persiste nello stato d'**interdizione** finché il potenziale



(figura - 3b)

diodi verrà utilizzato il **modello lineare di prima specie**, a tratti fra loro **perpendicolari** che si intersecano proprio all'origine degli assi coordinati **V<sub>AK</sub>, I<sub>D</sub>**.

In sostanza si considera nulla sia la **tensione di soglia V<sub>γ</sub>**, sia la **tensione di conduzione V<sub>DON</sub>** dei due diodi **D<sub>1</sub>** e **D<sub>2</sub>**.

Una delle strategie iniziali di analisi del circuito è quella di ritenere contemporaneamente i **due diodi D<sub>1</sub>** e **D<sub>2</sub>** **interdetti** e **verificare** se la **rete**

per **ispezione diretta**, la **validità elettrica** o meno della **rete**, di seguito riportata come figura 3a, in cui i due **diodi** vengono **modellati** come due **interruttori aperti** e si considera inizialmente **V<sub>IN</sub>(t) = 0**. In tale contesto si deduce che

- ◆ **V<sub>A1</sub> = V<sub>in</sub> = 0V**, mentre **V<sub>K1</sub> = E<sub>1</sub> = 100 V**, per cui risulta **V<sub>AK1</sub> = V<sub>A1</sub> - V<sub>K1</sub> = -100V**, cioè si conferma che **D<sub>1</sub>** è **interdetto**, cioè **OFF**;
- ◆ **V<sub>K2</sub> = 25V**, mentre **V<sub>A2</sub> = V<sub>A1</sub> = V<sub>in</sub> = 0 V**, per cui risulta: **V<sub>AK2</sub> = V<sub>A2</sub> - V<sub>K2</sub> = -75 V < 0**, il

dell'anodo **A<sub>1</sub>** non raggiunge il **valore** dato da **V<sub>A1</sub> = V<sub>K1</sub> = E<sub>1</sub> = 100 V**. La rete da esaminare viene mostrata in figura 3b, in cui il **diodo D<sub>2</sub>** è modellato con un **corto circuito** ed il **diodo D<sub>1</sub>** conserva la rappresentazione **equivalente** data dal circuito aperto. In questo contesto, la **tensione di uscita v<sub>o</sub>(t)** è determinata dalla applicazione del principio di Millman alla **rete binodale** di figura 3b; è così lecito relazionare nella forma che di seguito si riporta:

$$v_o(t) = \frac{(v_{in}(t)/R_1) + (E_2/R_2)}{(1/R_1) + (1/R_2)} = \frac{v_{in}(t)R_2 + E_2R_2}{(R_1 + R_2)} = \frac{R_2 \cdot v_{in}(t)}{R_1 + R_2} + \frac{R_1E_2}{R_1 + R_2}$$

Sostituendo i dati forniti dalla traccia ed operando i dovuti calcoli, si perviene alle seguenti scritte:

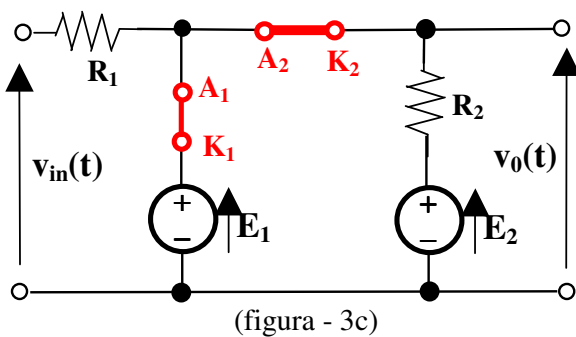
$$v_o(t) = \frac{R_2 \cdot v_{in}(t)}{R_1 + R_2} + \frac{R_1E_2}{R_1 + R_2} = \frac{200 \cdot v_{in}(t)}{100 + 200} + \frac{100 \cdot 25}{100 + 200} = \frac{2}{3} \cdot v_{in}(t) + \frac{25}{3}$$

Dalla relazione appena ricavata si può verificare che per **v<sub>in</sub>(t) = 25 V** viene confermato il valore, già precedentemente calcolato, di **v<sub>o</sub>(t) = 25 V**; il che esplicita che la **transcaratteristica** è una **funzione continua**. Si può concludere affermando quanto segue:

$$\forall t: (E_2 = 25V) < v_{in}(t) \leq v_{in}^*(t) \Rightarrow \mathbf{D_1 \text{ è OFF, } D_2 \text{ è ON}}$$

$$\Rightarrow v_o(t) = \frac{2}{3} \cdot v_{in}(t) + \frac{25}{3}$$

La rete di figura 3b risulta essere coerente con i valori del segnale di ingresso  $v_{in}(t)$  finché questi si mantengono ad un valore inferiore al valore  $v_{in}^*(t)$  che porta il potenziale dell'anodo di  $A_1$  ad assumere il valore  $v_{A1} = E_1 = 100V$ ; in tale circostanza, infatti, il diodo  $D_1$  esce dallo stato di interdizione ed inizia a condurre. Il diodo  $D_2$ , invece, a maggior ragione, al crescere di  $v_{in}(t)$  persiste nello stato di conduzione. La rete da esaminare è mostrata nella figura 3c in cui il diodo  $D_1$  viene modellato da un



**corto circuito**. Il valore del segnale d'ingresso da ricercare è quel particolare valore  $v_{in}^*(t)$  della tensione d'ingresso per cui, nella rete di figura 3b, risulta soddisfatta la relazione seguente:

$$v_o(t) = E_1 = \frac{2}{3} v_{in}^*(t) + \frac{25}{3}$$

da cui si ricava la scrittura di seguito riportata:

$$3E_1 = 2 \cdot v_{in}^*(t) + 25$$

ovvero:

$$v_{in}^*(t) = \frac{3E_1 - 25}{2} = \frac{3 \cdot 100 - 25}{2} = \frac{275}{2} = 137,5V$$

Con riferimento alla figura 3b, si completa l'analisi asserendo quanto segue:

$$\forall t: (E_2 = 25V) < v_{in}(t) \leq (v_{in}^*(t) = 137,5V) \Rightarrow \mathbf{D_1 \text{ è OFF, } D_2 \text{ è ON}}$$

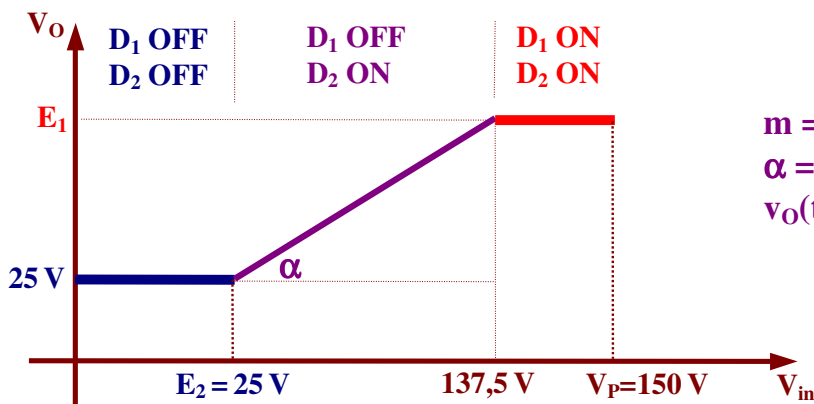
$$\Rightarrow v_o(t) = \frac{2}{3} \cdot v_{in}(t) + \frac{25}{3}$$

Con riferimento alla figura 3c vale la seguente posizione:

$$\forall t: (v_{in}^*(t) = 137,5V) < v_{in}(t) \leq (V_P = 150V) \Rightarrow \mathbf{D_1 \text{ è ON, } D_2 \text{ è ON}}$$

$$\Rightarrow v_o(t) = E_1 = 100V$$

La **transcaratteristica**  $v_o = f(v_{in})$ , con evidenziate le varie condizioni di conduzione dei diodi  $D_1$  e  $D_2$ , viene mostrata in figura 2d. Nella figura 2e sono evidenziate le forme d'onda sia della tensione di ingresso  $v_{in}(t)$ , sia della tensione di uscita  $v_o(t)$ . Si evince che il circuito in esame costituisce un **limitatore a doppio livello**, con **livello inferiore**  $L_F = 25V$  e **livello superiore** pari a  $L_S = 100V$ .

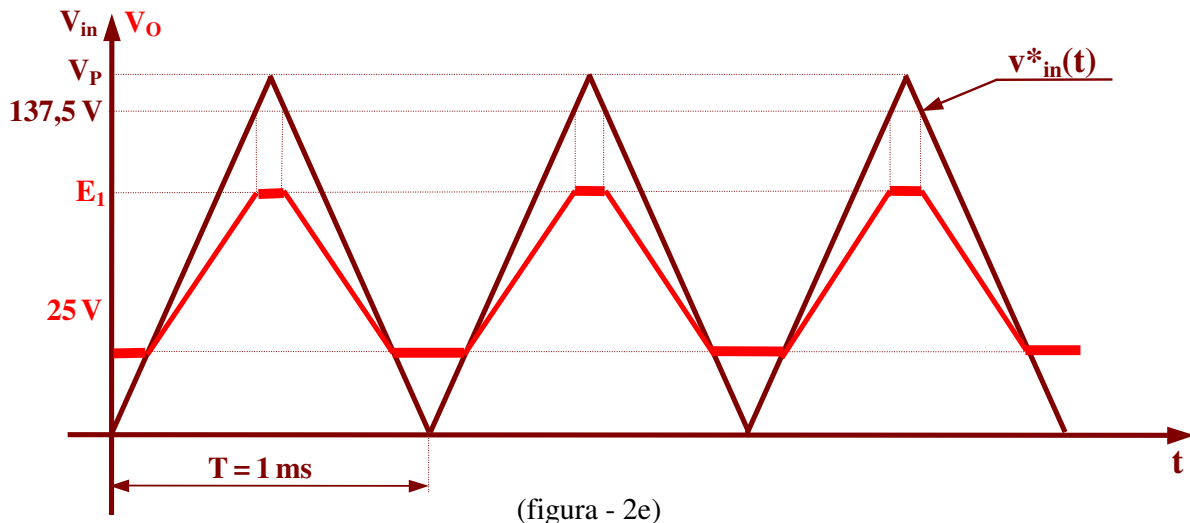


$$m = \tan \alpha = 2/3$$

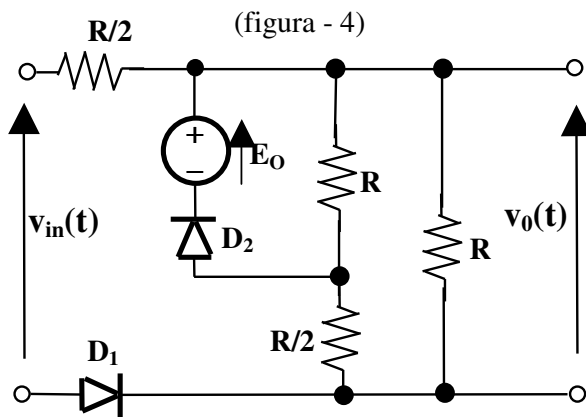
$$\alpha = \arctan(2/3) = 33,69^\circ$$

$$v_o(t) = (2/3) \cdot v_{in}(t) + (25/3)$$

(figura - 3d)

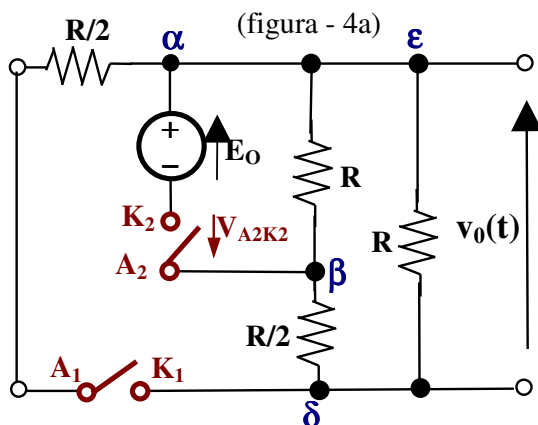


**ESERCIZIO 4:** La tensione  $v_{IN}(t)$  in ingresso al circuito di figura 4 è un'onda triangolare periodica con valore massimo  $V_M = 16 \text{ V}$ , minimo  $V_m = 0 \text{ V}$  e frequenza  $f_s = 1 \text{ KHz}$ . Sapendo che i diodi sono ideali e che  $E_O = 12 \text{ V}$  si tracci il grafico accurato della tensione  $v_O(t)$  (6 punti). Si indichi, inoltre, per ciascun tratto della trascuratistica  $v_O = f(v_{IN})$  la condizione dello stato di funzionamento dei diodi (3 punti). (Prima Prova in Itinere - 23 novembre 2007)



Si tratta di un circuito con due diodi  $D_1$  e  $D_2$ , supposti **ideali**, alimentato da un **segnale in tensione** ad onda **triangolare unidirezionale** con un **valore medio** o di **offset**  $V_P/2 = 8 \text{ V}$ . Per entrambe i diodi sarà utilizzato il modello **lineare a tratti di prima specie**, formato da tratti fra loro **perpendicolari** che, appunto, si intersecano nell'**origine** degli **assi coordinati**  $V_{AK}, I_D$ . In sostanza si considera **nulla** sia la **tensione di soglia**  $V_\gamma$ , sia la **tensione  $V_{DON}$  di conduzione** dei due diodi  $D_1$  e  $D_2$ . Una delle strategie iniziali d'analisi del circuito consiste nel considerare che **entrambe** i diodi  $D_1$  e  $D_2$

siano **contemporaneamente interdetti** e **verificare** se la rete circuitale che ne deriva è **compatibile** e **coerente elettricamente** con i valori che assume nel tempo il **segnale d'ingresso**.



L'ipotesi attinente ai **due diodi  $D_1$  e  $D_2$  entrambi interdetti** porta a **verificare**, per **ispezione diretta**, la **validità elettrica** o **meno** della **rete**, riportata di seguito come figura 4a, in cui i **due diodi** vengono **modellati** come **due interruttori aperti** nonché si considera inizialmente  $V_{IN}(t) = 0 \text{ V}$ . In tale contesto, **NON** circolando corrente in alcuna delle resistenze si ha  $v_O = 0 \text{ V}$ ; consegue che la **legge di Kirchhoff** delle **tensioni** applicata alla **maglia  $(\alpha\delta\beta\alpha)$**  consente di scrivere:

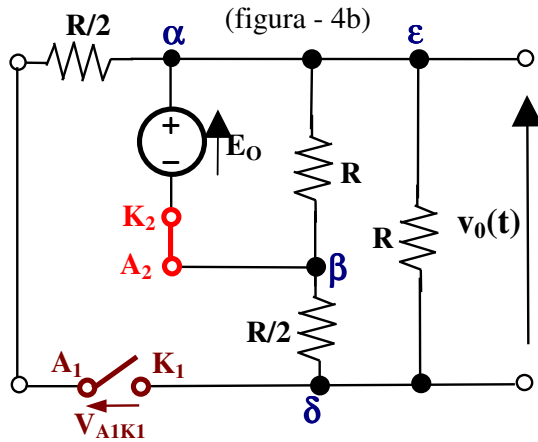
$$E_o - v_o - V_{A_2K_2} = 0, \text{ da cui segue:}$$

$$E_o - V_{A_2K_2} = 0 \Rightarrow E_o = V_{A_2K_2} > 0$$



Poiché la **tensione** fra l'anodo  $A_2$  ed il catodo  $K_2$  del diodo  $D_2$  risulta **maggiore di zero**, si deve concludere che la rete di figura 4a **smentisce l'ipotesi del diodo  $D_2$  nello stato di interdizione**, ma stabilisce, **invero**, che il **diodo  $D_2$  è certamente in conduzione**.

Pertanto, sempre nella condizione di **segnale d'ingresso  $v_{IN} = 0\text{ V}$** , la rete da esaminare è mostrata in figura 4b in cui  $D_2$  viene **modellato da un corto circuito** mentre per  $D_1$  si ipotizza ancora lo **stato di interdizione**. L'ispezione diretta della rete evince che la tensione  $v_o$  è positiva cioè  $V_{\alpha\delta} = V_{A1K1} > 0$



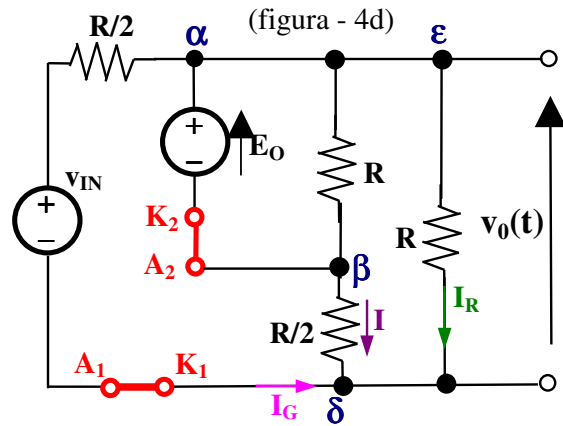
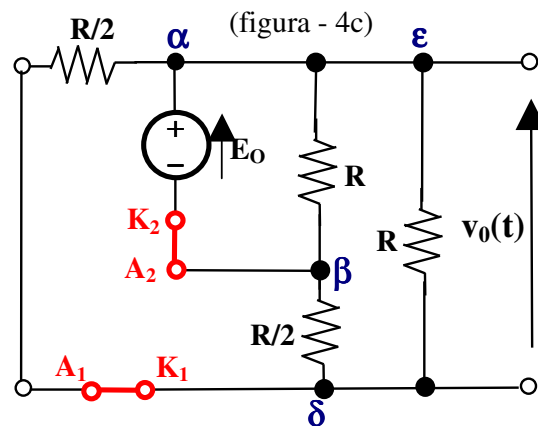
e ciò contraddice assolutamente l'ipotesi che con  $V_{IN} = 0\text{ V}$  il diodo  $D_1$  sia nello stato d'interdizione. Il calcolo della **tensione di uscita  $v_o(t)$**  è fornito dalla **legge del partitore resistivo di tensione** che di seguito si riporta:

$$v_o(t) = \frac{R \cdot E_o}{R + (R/2)} = \frac{R \cdot E_o}{(3R/2)} = \frac{2E_o}{3}$$

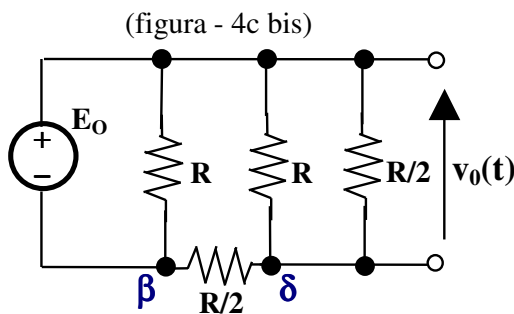
$$v_o(t) = \frac{2 \cdot 12}{3} = 8\text{ V}$$

Si termina l'analisi affermando che per  $v_{IN} = 0\text{ V}$  i due **diodi sono entrambe in conduzione** e la rete

da esaminare è mostrata in figura 4c in cui i **diodi sono modellati dagli equivalenti corto circuiti**.



La rete di figura 4c, che ammette l'**equivalente** configurazione esplicitata in figura 4c bis, consente di calcolare la **tensione in uscita  $v_o(t)$**  con la **regola del partitore resistivo di tensione** che consente, così, di relazionare come segue:



$$v_o(t) = \frac{(R \parallel R/2)}{(R/2) + (R \parallel R/2)} \cdot E_o, \text{ ovvero:}$$

$$v_o(t) = \frac{(R/3) \cdot E_o}{(R/2) + (R/3)} = \frac{R}{3} \cdot \frac{6E_o}{5R} = \frac{2E_o}{5}$$

Con i valori assegnati dalla traccia si ha:  $v_o(t) = 4,8\text{ V}$ .

Si è, ora, nella possibilità di valutare l'**evoluzione del segnale di uscita  $v_o(t)$**  al **variare del segnale d'ingresso  $v_{IN}(t)$** . Dall'analisi precedentemente sviluppata si può asserire che:

$$\forall t : 0 \leq v_{in}(t) < v_{in}^*(t) \Rightarrow D_1 \text{ è ON, } D_2 \text{ è ON}$$

La rete da esaminare è mostrata in figura 4d che evidenzia la presenza del **generatore di segnale  $v_{IN}$**  e i due **diodi modellati dal bipolo corto circuito**. L'applicazione del "**principio dei potenziali di nodo**", considerando come **riferimento il nodo  $\delta$** , consente di relazionare come segue:

$$I_G = \frac{v_o(t) - v_{in}(t)}{(R/2)}; \quad I = \frac{v_o(t) - E_o}{(R/2)}; \quad I_R = \frac{v_o(t)}{R};$$

L'applicazione della legge di Kirchoff delle correnti al nodo **δ** consente di esplicitare quanto segue:

$$I_G + I + I_R = 0 \Rightarrow \frac{v_o(t) - v_{in}(t)}{(R/2)} + \frac{v_o(t) - E_o}{(R/2)} + \frac{v_o(t)}{R} = 0$$

Svolgendo i dovuti passaggi algebrici e le necessarie semplificazioni si giunge alle seguenti scritte:

$$\frac{2v_o(t)}{R} - \frac{2v_{in}(t)}{R} + \frac{2v_o(t)}{R} - \frac{2E_o}{R} + \frac{v_o(t)}{R} = 0$$

$$\frac{5v_o(t)}{R} - \frac{2v_{in}(t)}{R} - \frac{2E_o}{R} = 0 \Rightarrow v_o(t) = \frac{2}{5} \cdot v_{in}(t) + \frac{2}{5} E_o$$

Utilizziamo la relazione ora ricavata quale conferma dei risultati già conseguiti e verifichiamo che per  $v_{IN}(t) = 0V$  si ribadisce quanto dedotto dall'analisi della rete di figura 4c e figura 4c bis; si ottiene:

$$v_o(t)|_{t=0} = \left( \frac{2}{5} \cdot v_{in}(t) + \frac{2}{5} E_o \right) \Big|_{t=0} = \frac{2}{5} \cdot v_{in}(0) + \frac{2}{5} E_o = \frac{2}{5} E_o = \frac{24}{5} = 4,8V$$

Al variare del segnale di ingresso  $v_{IN}(t)$  il diodo  $D_1$  persisterà nello **stato** di **conduzione** finché la tensione fra anodo e catodo sarà **non negativa**; se  $D_1$  cessa di condurre allora è certamente  $I_G = 0A$ , come del resto è suggerito dalla figura 4d. Ne consegue che, indicato con  $v_{in}^*(t)$  il particolare valore della tensione di ingresso per il quale il diodo  $D_1$  **cessa di condurre ed inizia ad interdarsi**, si dovrà verificare quanto segue:

$$I_G = \frac{v_o(t) - v_{in}^*(t)}{(R/2)} = 0 \quad v_o(t) - v_{in}^*(t) = 0 \Rightarrow v_o(t) = v_{in}^*(t)$$

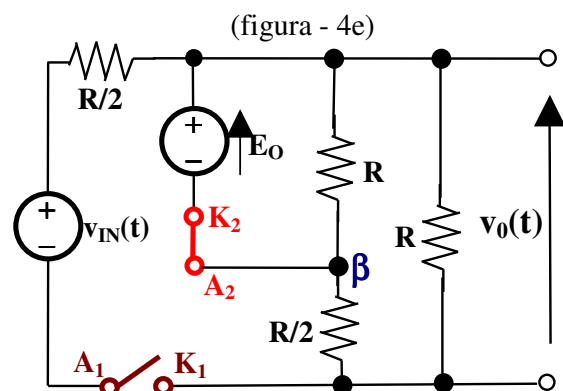
Imponendo tale **condizione** nella **relazione** che fornisce il **legame** fra la **tensione di uscita**  $v_o(t)$  e la **tensione di ingresso**  $v_{IN}(t)$  si ottiene la scrittura che di seguito si esplicita:

$$v_{in}^*(t) = \frac{2}{5} \cdot v_{in}^*(t) + \frac{2}{5} E_o \Rightarrow \frac{3}{5} v_{in}^*(t) = \frac{2}{5} E_o \Rightarrow v_{in}^*(t) = \frac{2}{3} E_o = 8V$$

Atteso quanto premesso, è assolutamente dimostrato l'asserto che segue:

$$\forall t: 0 \leq v_{in}(t) < v_{in}^*(t) = 8V \Rightarrow D_1 \text{ e } D_2 \text{ sono ON} \Rightarrow v_o(t) = \frac{2}{5} v_{in}(t) + \frac{2}{5} E_o$$

$$\forall t : [v_{in}^*(t) = 8V] < v_{in}(t) \leq (V_M = 16V) \Rightarrow D_1 \text{ è OFF e } D_2 \text{ è ON}$$



La rete da esaminare è mostrata nella figura 4e che, per quanto attiene il calcolo della **tensione di uscita**  $v_o(t)$ , è da ritenersi sostanzialmente del tutto equivalente alla rete riportata in figura 4b e già ampiamente **esaminata**. Per questo motivo si riportano le risultanze in precedenza espresse:

$$v_o(t) = \frac{R \cdot E_o}{R + (R/2)} = \frac{R \cdot E_o}{(3R/2)} = \frac{2E_o}{3}$$

$$v_o(t) = \frac{2 \cdot 12}{3} = 8V$$

La **tensione d'uscita**  $v_o(t)$  assume, pertanto, un **valore costante**. La **transcaratteristica** è costituita

da **due tratti** come mostrato in figura 4f e del primo tratto viene anche indicata la **pendenza** fornita tramite l'angolo  $\alpha$  e la **condizione** dello **stato** di funzionamento dei **diodi**  $D_1$  e  $D_2$  nei corrispondenti intervalli dei valori del segnale di ingresso oggetto di analisi. L'**evoluzione temporale** del **segnale** di **uscita**  $v_O(t)$  relativo alla **transcaratteristica** espressa in figura 4f, viene mostrato nella figura 4g.

